

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

CLIPPEDIMAGE= JP361171147A
PAT-NO: JP361171147A
DOCUMENT-IDENTIFIER: JP 61171147 A
TITLE: COORDINATE INSPECTION OF WAFER MAP

PUBN-DATE: August 1, 1986

INVENTOR-INFORMATION:

NAME
IIZUKA, TSUNEO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
FUJITSU LTD	N/A

APPL-NO: JP60012156
APPL-DATE: January 25, 1985

INT-CL_(IPC): H01L021/66
US-CL-CURRENT: 324/754

ABSTRACT:

PURPOSE: To enable the correction of wafer maps by a method wherein each coordinate is judged whether finished in measurement (state of '1') or unfinished in measurement (state of '0') through inspection of coordinates determined in the direction of advancement of a probe card, and the result is compared with pre-determined patterns of '1' and '0'.

CONSTITUTION: In the case of the upward movement of a probe card 12 in the Y-axis, when the coordinate of a chip under measurement is (x, y) in a wafer map 13, chips finished in measurement from among adjacent chips lie each at coordinates (y+1, x-1), (y, x-1), (y-1, x-1), (y-1, x), and chips unfinished in measurement lie each at coordinates (y+1, x+1), (y, x+1), (y-1, x+1), (y+1, x). Therefore, if all the vertically reverse L-shaped patterns are '1' and all of the laterally reverse ones are '0' around a chip under measurement, the result of measured chips is registered at right positions of the wafer map 13, and it is possible to completely inspect the address shift of the wafer map 13.

COPYRIGHT: (C)1986,JPO&Japio

⑫ 公開特許公報(A)

昭61-171147

⑬ Int.Cl.⁴

H 01 L 21/66

識別記号

庁内整理番号

7168-5F

⑭ 公開 昭和61年(1986)8月1日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 ウエハマップの座標点検方法

⑯ 特 願 昭60-12156

⑰ 出 願 昭60(1985)1月25日

⑱ 発 明 者 飯 塚 恒 夫 川崎市中原区上小田中1015番地 富士通株式会社内

⑲ 出 願 人 富 士 通 株 式 会 社 川崎市中原区上小田中1015番地

⑳ 代 理 人 弁 理 士 松 岡 宏 四 郎

明 細 書

1. 発明の名称

ウエハマップの座標点検方法

2. 特許請求の範囲

プローバ、プローブカード、テストを用いてウエハ測定をなしその結果をウエハマップに書き込むにおいて、測定チップの座標を、当該チップの周囲のL字型判定パターンに測定データが入っているか否かによって点検し、座標ずれがあるときは前記L字型判定パターンによって修正することを特徴とするウエハマップの座標点検方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はウエハマップの座標点検方法、より詳しくはプローバ、プローブカード、テスト等を用いてなすウエハマップを利用するウエハの各チップの検査のための測定において、測定するチップがウエハマップの正しい位置に対応するか否かを点検する方法に関する。

(従来技術)

半導体装置の製造においては、ウエハが多くの同一寸法に区分され、各区分に同じ素子が形成され、ウエハ処理が終るとウエハは前記各区分ごとに切断され、各区分が1個ずつのチップとなる。

ウエハ処理が終ると、各区分ごとにプローブカードを用いて測定をなし、その区分に形成された素子が良品であるか否かを判定し、その結果はウエハマップにメモリされる。以下説明の便宜上ウエハの各区分をチップと呼称することにし、第3図を参照すると、ウエハ31の各チップ32a, 32b, ... についてなされた測定結果は、同図(a)のウエハマップ上に32a, 32b, ...とメモリされる。なお現在の一般的な測定方法によると、座標XYを図示の如く定めた場合、最も左の最上のチップに始まりYの下方向(Y減方向)に測定し、最も下のチップの測定が終るとXを1つ右にずらし、次にYの上方向(Y増方向)に測定し、以下これを繰り返す。この試験結果は良品か不良品のいずれかであるが、図には簡単のため黒点を付して示す。このようにして作成されたウエハマップに従って

不良チップになんらかの表示を付けておくと、ウエハをチップごとに切断したときに不良チップが容易に判別されるようになる。

〔発明が解決しようとする問題点〕

ウエハマップの現実の作成に際しては、上述した如くウエハマップが作成されないことがあり、第3図(ハ)の如くにプローブカードが測定したにもかかわらず、現実にはウエハマップが同図(ハ)に示される如くに形成されること、すなわちウエハマップの座標のずれが発生することがある。そこで、第3図(ハ)の如きウエハマップが得られたときは再度測定をしなければならない問題がある。

〔問題点を解決するための手段〕

本発明は、上記問題点を解消したウエハマップの座標点検方法を提供するもので、その手段は、プローバ、プローブカード、テストを用いてウエハ測定をなしその結果をウエハマップに書き込むにおいて、測定チップの座標を、当該チップの周囲のL字型判定パターンに測定データが入っているか否かによって点検し、座標ずれがあるときは

前記L字型判定パターンによって修正することとを特徴とするウエハマップの座標点検方法によってなされる。

〔作用〕

上記方法においては、プローブカードの進行方向に対して定められた座標を点検し、各座標が測定済（“1”の状態）か未判定（“0”の状態）かを判定し、その判定結果を前以って定められた“1”と“0”のパターンと比較して座標ずれを判定し、座標ずれがあれば前記比較の結果に従って測定結果を正しい座標に記入するものである。

〔実施例〕

以下、図面を参照して本発明実施例を詳細に説明する。

第1図(ハ)と(ニ)に本発明の方法の実施を示すウエハマップが示され、XY座標は図示の如くにとる。先ず、第1図(ハ)を参照すると、それはプローブカードがY軸を上方向に（Y増方向）動く場合を示す。ウエハマップにおいて測定中のチップの座標が（x, y）であるとする、座標（x, y）の

チップに隣接するチップのうち測定済のチップ（それは測定データが入っているから“1”の状態をとる）はそれぞれ（y+1, x-1）、（y, x-1）、（y-1, x-1）、（y-1, x）の座標にあり、未測定のチップ（それは未だなんらデータが入っていないから“0”の状態にある）はそれぞれ（y+1, x+1）、（y, x+1）、（y-1, x+1）、（y+1, x）の座標にある。この状態は第1図(ハ)に示され図において、矢印はY減方向であることを示す。

他方、プローブカードがY軸を下方向に（Y減方向）動く場合のウエハマップは第1図(ニ)に示され、このとき、座標（x, y）にあるチップに隣接するチップのうち、測定済（“1”）のチップはそれぞれ（y₁, x₂）、（y, x₂）、（y₂, x₂）、（y₁, x）の座標にあり、未測定（“0”）のチップはそれぞれ（y₁, x₁）、（y, x₁）、（y₂, x₁）、（y₂, x）の座標にある（第1図(ハ)の場合との混同を回避する目的で、x, yの増はx₁, y₁で、x, yの減

はx₂, y₂で示した）。この状態は第1図(ニ)に示され、図において矢印はY増方向であることを示す。

第1図(ハ)と(ニ)のパターンから、同図(ハ)、(ニ)に示される基本的にはL字型の判定パターンが得られる。Yが減方向の場合には、測定中のチップに対して、当該チップのまわりの上下逆のL字型パターンがすべて“1”、また左右逆のL字型パターンが“0”であれば、測定チップの結果はウエハマップの正しい位置に記入されることになる。

Yが増方向のとき、“1”の判定パターンはL字型パターン、“0”の判定パターンは上下左右逆のL字型パターンである。

このようにして、“1”判定パターンと“0”判定パターンを点検することによって、ウエハマップのアドレス（座標）ずれを完全に点検することが可能となり、また、各測定チップごとに点検を行うのであるから、ずれたアドレスを修正することも可能になる。

上記の方法を実施するには、第2図のブロック

図を参照すると、プローバ11からテスト14に座標データを送り、ウエハマップを作ってテスト14でそれをメモリする。プローバカード12でウエハ13のチップを測定した結果もまたテスト14に輸入される。プローバカードがある座標 (x, y) のチップに来たときは、テスト14で前記したL字型パターンに従ってウエハマップを走査し、"1"と"0"の信号がL字型パターンに合致していると測定を行い、ずれているときは必要な修正をなす。

なお、上述の説明は、Y方向の増、減についてのものであったが、本発明の方法はX方向に増、減の場合も全く同様に実施可能である。

(発明の効果)

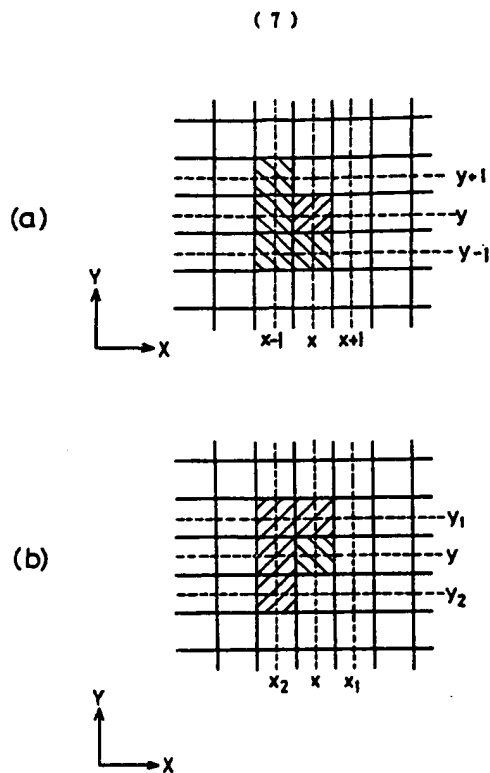
以上説明したように本発明によれば、測定チップ座標(アドレス)の周囲のチップのアドレスをL字型判定パターンを使用することによって点検することができるので、座標ずれが出たときはウエハマップを修正し測定を継続することが可能となるので、ウエハマップの信頼性を向上する効果がある。

4. 図面の簡単な説明

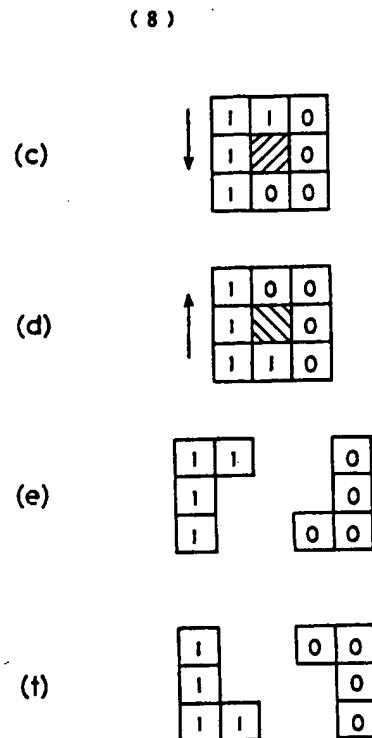
第1図(a)と(b)は測定チップの周囲のウエハマップを示す図、同図(c)と(d)は(a)と(b)に対応する測定済、未測定状態を示す図、同図(e)と(f)は(c)と(d)に基づく判定パターンの図、第2図は本発明方法を実施するシステムのブロック図、第3図(a)はウエハのチップを示す平面図、同図(b)は(a)のチップを正しく示すウエハマップの図、同図(c)は誤って作られたウエハマップの図である。

図中、11はプローバ、12はプローバカード、13はウエハ、14はテスト、をそれぞれ示す。

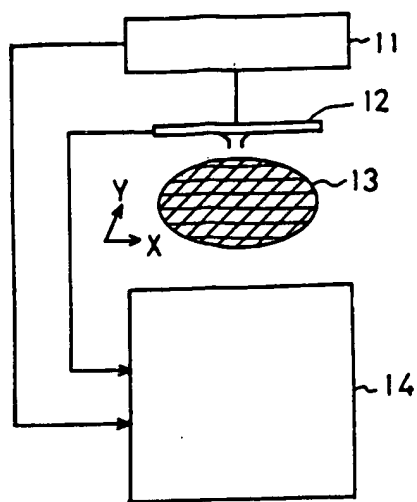
特許出願人 富士通株式会社
代理人 弁理士 松岡宏四郎



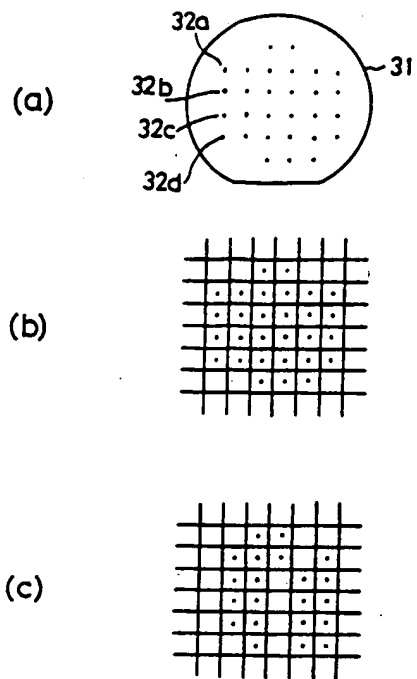
第1図



第1図



第 2 図



第 3 図